

ХАРАКТЕРИСТИКИ ПЕРЕКЛЮЧЕНИЯ СИЛОВЫХ МОП - ТРАНЗИСТОРОВ ЛОГИЧЕСКОГО УРОВНЯ

PETER WOOD

AN-971

Введение

Во многих схемах требуется, чтобы силовой МОП ПТ запускался прямо от 5-вольтовой логики. Стандартные силовые МОП ПТ требуют напряжение затвора около 10 В для ввода в полное усиление и обычно не пригодны для прямого соединения с 5-вольтовой логикой или приходится использовать слишком большой МОП ПТ.

МОП ПТ логического уровня фирмы International Rectifier специально разработаны для работы от 5-вольтовой логики. Все МОП ПТ логического уровня работают в полном усилении при напряжении затвора 5 В. Дополнительным удобством для разработчика является то, что они имеют гарантированное максимальное значение сопротивления во включенном состоянии при напряжении затвора 4 В.

Эта статья представляет МОП ПТ логического уровня и объясняет их отличие от стандартных МОП ПТ и сходство с ними. Рассмотрены важные соображения относительно запуска МОП ПТ логического уровня и проиллюстрированы типовые характеристики переключения этих силовых транзисторов в отношении различных логических схем запуска общего применения в сравнении со стандартным МОП ПТ.

Затвор силового МОП ПТ изолирован от тела прибора изолирующим окислом

МОП ПТ логического уровня являются новыми разработками, использующими более тонкий окисел затвора, чем стандартные транзисторы. Это оказывает следующее влияние на входные характеристики:

- Пороговое напряжение затвора ниже.
- Проводимость выше.
- Входная емкость выше.
- Пороговое напряжение затвор-исток ниже.

Более тонкий окисел затвора является основным средством, позволяющим транзистору достигать полного усиления при напряжении затвора 5 В, по сравнению с 10 В для стандартного. Побочными факторами является более высокая входная емкость затвор-исток и более низкое пробивное напряжение затвор-исток. Однако, заряд затвора для полного усиления транзистора логического уровня примерно такой же, как и для стандартного МОП ПТ, поэтому при большей выходной емкости требуется меньшее напряжение и большая проводимость.

Несмотря на то, что входные характеристики отличаются, выходные характеристики МОП ПТ логического уровня такие же, как и у стандартных. Емкость обратной передачи, сопротивление во включенном состоянии, пробивное напряжение сток-исток, норма энергии лавинного процесса и выходная емкость - все эти параметры, по существу, одинаковы.

Таблица 1 представляет сравнение между стандартными МОП ПТ и транзисторами логического уровня.

Сопротивление во включенном состоянии и нормы по току

Сопротивление во включенном состоянии

Все МОП ПТ логического уровня имеют такое же гарантированное сопротивление во включенном состоянии при $V_{gs}=5V$, как и стандартные МОП ПТ при $V_{gs}=10V$. (например,

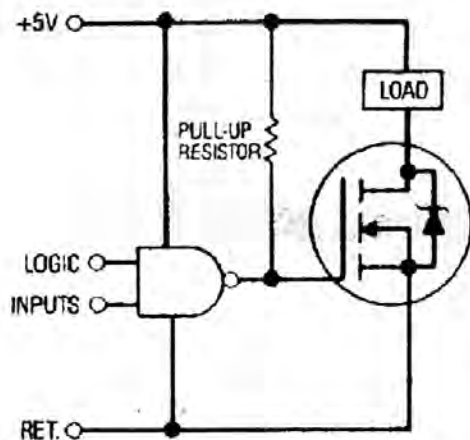


Рис.1. Добавление повышающего резистора для получения 5 В на затворе

IRL530 имеет такое же $R_{ds(on)}$, как IRF530, IRLZ744 имеет такое же $R_{ds(on)}$, как и IRFZ744 и т.д.) Приводится также второе значение сопротивления во включенном состоянии при $V_{GS} = 4V$. Это сделано исходя из того, что некоторые логические схемы запуска не дают 5В из-за собственных падений напряжения при насыщении.

Например, семейство TTL фактически не дает 5 В в состоянии V_{oh} , даже в открытой схеме. Однако, уровень 5 В может быть достигнут добавлением добавочного резистора, помещенного от входа к шине 5В, как показано на рис.1. Без добавочного резистора величина $R_{ds(on)}$ при $V_{GS} = 5V$ не может достигаться, и для худшего случая в разработке нужно использовать значение для $V_{GS} = 4 В$.

Табл.1 Сравнение стандартных МОП ПТ и МОП ПТ логического уровня

Характеристики и обозначения	Стандартный МОП ПТ (серия IRF)	МОП ПТ логического уровня (серия IRL)	
Пороговое напряжение	$V_{GS(th)}$	2 - 4 V	
Сопротивление во включенном состоянии	$R_{DS(on)}$	МОП ПТ логического уровня имеет то же значение, $R_{DS(on)}$ при $V_{GS} = 5V$, как стандартный МОП ПТ при $V_{GS} = 10V$ $R_{DS(on)}$ МОП ПТ логического уровня измеряется при $V_{GS} = 4V$	
Проводимость	g_{fs}	В среднем на 39% выше для МОП ПТ логического уровня	
Входная емкость	C_{iss}	В среднем на 33% выше для МОП ПТ логического уровня	
Выходная емкость	C_{oss}	Одинаковая	
Проходная емкость	C_{iss}	Одинаковая	
Заряд-затвор	Q_{gs}	Одинаковый	
Затвор-исток	Q_{gd}	Одинаковый	
Затвор-сток	Q_{gd}	Одинаковый	
Полный заряд	Q_g	Одинаковый при $V_{GS} = 10 V$	Одинаковый при $V_{GS} = 5 V$
Пробивное напряжение сток-исток	BV_{DSS}	Одинаковое	
Длительный ток стока	I_D	Одинаковое	
Энергия лавинного пробоя при одиночном импульсе	E_{AS}	Одинаковое	
Максимальное напряжение затвор-исток	V_{GS}	$\pm 20 V$	$\pm 10 V$

Нормы по току

Так же, как у стандартных МОП ПТ, максимальные нормы токов определяются, фактически, допустимой рассеиваемой мощностью из-за потерь проводимости. Так как сопротивление во включенном состоянии и размер кристалла МОП ПТ логического уровня такие же, как у соответствующих им стандартных, то токовые нормы точно такие же.

Минимальное пороговое напряжение

Пороговое напряжение МОП ПТ обратно пропорционально температуре. При высоких температурах оно может достигать стандартной величины $V_{ol(max)}$ логического драйвера. Следовательно, является обязательным, чтобы $V_{th(min)}$ было всегда больше, чем $V_{ol(max)}$ различных семейств логики, чтобы гарантировать полное выключение.

МОП ПТ логического уровня фирмы International Rectifier имеют гарантированный минимум $V_{gs(th)}$ при $T_j=150^{\circ}C$ равный 0.6 В, гарантируя тем самым надежную работу со всеми распространенными семействами логических ИС, где V_{ol} составляет 0.5В.

Замена стандартных МОП ПТ

Так как транзисторы логического уровня имеют одинаковые $R_{ds(on)}$ и нормы тока стока, что и стандартные МОП ПТ; они могут прямо заменять стандартный прибор и связанную с ним 10-вольтовую схемотехнику запуска. Таким образом, МОП ПТ логического уровня являются прямой заменой аналогичных стандартных (например, IRL530 вместо IRF 530 и т.д.).

Запуск МОП ПТ логического уровня

Импеданс запуска

Заряд затвора Q_g , необходимый для переключения заданного тока стока при заданном напряжении сток-исток для МОП ПТ логического уровня примерно такой же, как и у стандартных МОП ПТ. Так как МОП ПТ логического уровня нуждаются только в половине напряжения затвора, энергия запуска составляет только половину той энергии, что нужна для стандартного. Другими словами, для той же самой скорости переключения, которую имеет стандартный МОП ПТ, импеданс схемы для транзистора логического уровня должен составлять примерно половину.

Эквивалентность времен переключения при половинном сопротивлении в цепи затвора для МОП ПТ логического уровня проиллюстрирована типовыми временами переключения IRL540 и IRF540, показанными в табл.2, используя условия испытаний из справочных данных.

Табл.2. Типовые времена переключения при нормированном сопротивлении в цепи затвора

Gate Resistance R_G (Ω)	Gate Voltage V_{GS} (V)	Drain Current I_D (A)	Typical Values (ns)			
			$t_{D on}$	t_r	$t_{D off}$	t_f
9	10	28	15	72	40	50
4.5	5	28	15	72	44	56

Индуктивность

Как и для всех быстропереключающихся полупроводниковых приборов, их общая индуктивность играет значительную роль в характеристиках переключения.

Схема, показанная на рис.2а, имеет особые характеристики переключения из-за общей индуктивности L_w (индуктивность соединений). Схема, показанная на рис. 2в, устраняет большую часть общей индуктивности раздельным подключением шины питания и шины сигнала запуска к выводу истока переключающего транзистора.

Таким образом, ток нагрузки I_d не протекает через любое из внешних соединений схемы запуска; следовательно, только внутренняя индуктивность истока L_s является общей для обеих схем: нагрузки и запуска.

Низкие характеристики переключателя схемы на рис.2а происходят из того факта, что V_{gs} снижается коэффициентом $(L_s+L_w)di/dt$, где di/dt - скорость изменения тока стока. Если L_w может быть удалена из схемы запуска, V_{gs} может приблизиться к подаваемому напряжению запуска, потому что только L_s (внутренняя индуктивность истока) является общей.

Важно понять, что в случае МОП ПТ логического уровня, для которых V_{gs} равно не 10В, а 5В, потери управляющего напряжения из-за общей индуктивности имеют пропорционально удвоенное воздействие, по сравнению с 10В сигналом запуска, даже хотя действительные значения L_s и L_w те же самые.

Подводя итог; для быстрого переключения МОП ПТ логического уровня должны соблюдаться два требования:

1. Драйвер должен иметь низкий динамический импеданс.
2. Должны быть минимальные общие индуктивности.

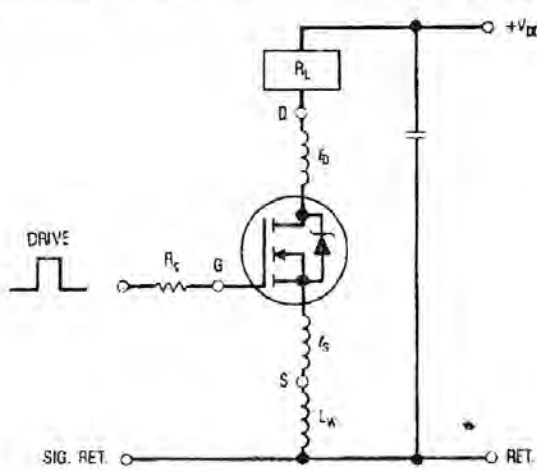


Рис.2а. Пример неудачного подключения управляющего напряжения (малая скорость переключения)

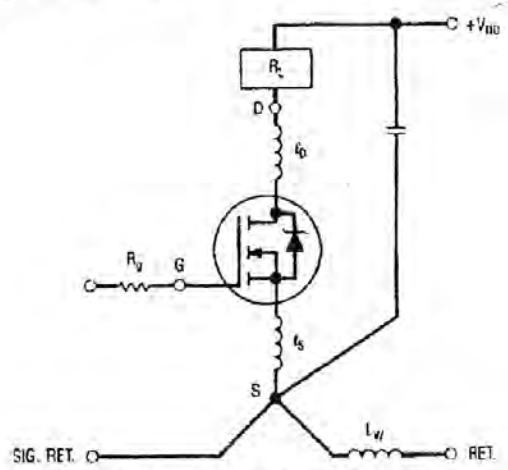


Рис.2в. Правильная схема подключения управляющего напряжения

Тесты переключения с активной нагрузкой

Проведение тестирования

В нижеприведенных тестах характеристик переключения была тщательно выполнена физическая разводка схемы испытания с тем, чтобы минимизировать общую индуктивность истока.

Были выполнены следующие меры предосторожности:

1. R_L было построено путем запараллеливания резисторов 0.5 Вт, чтобы достичь желаемого сопротивления нагрузки (см.табл.3)
2. Для минимизации индуктивности в схеме нагрузки был включен конденсатор, емкостью 10 мкФ с малыми эквивалентными последовательными сопротивлениями и индуктивностью, прямо от $+V_{DD}$ к истоку испытываемого прибора.
3. Для обеспечения нужного импеданса испытываемого прибора для 5-вольтового импульса был включен конденсатор емкостью 0.1 мкФ с малым эквивалентным последовательным сопротивлением и индуктивностью прямо между выводами 14 и 7.

4. Для обеспечения минимального общего импеданса, исток испытываемого прибора был сделан общей точкой всех заземлений по постоянному и переменному току схемы.

5. Для снижения паразитных сопротивлений и, таким образом, достижения максимальных скоростей переключения, физические размеры токовой петли (R_L , испытываемый прибор, 10 мкФ) снижены до минимальных физических пределов.

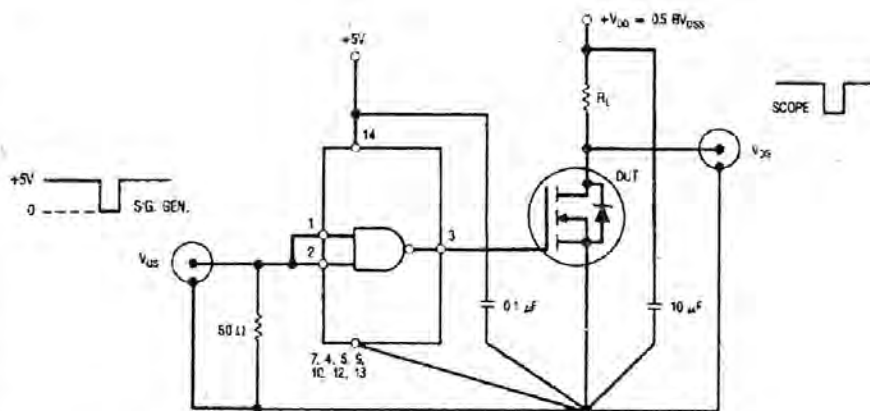


Рис. 3. Тестовая схема для исследования характеристик переключения

Характеристики свойств логики

Сейчас существуют три основных типа логических приборов: биполярные КМОП, ЭСЛ. Из них только 5-вольтовые семейства пригодны как драйверы МОП ПТ логического уровня, что удаляет из этого списка приборы ЭСЛ. Остаются биполярные и КМОП (-и производные от них), поэтому нижеследующий список представляет наиболее возможные источники сигналов запуска для МОП ПТ.

ТТЛ вентили

- DM7400N : стандартные ТТЛ
- 74F00PC: быстродействующие ТТЛ
- DM74S00N : ТТЛ Шоттки
- DM74LS00N : маломощные ТТЛ Шоттки
- DM74AS00N - улучшенные ТТЛ Шоттки

КМОП вентили

- 74AC00PC : улучшенные КМОП
- 74ACT00PC: Совместимые с ТТЛ
- MM74HC00N: Микро КМОП
- MM74HCT00N: Микро КМОП совместимые с ТТЛ

Биполярные

- DS0026: быстродействующий драйвер МОП ПТ.

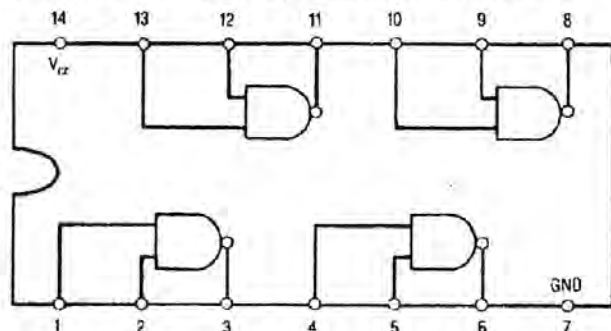


Рис.4. Типовая цоколевка логической ИС с двумя входами

(Примечание: для тестов переключения используется только 1/4 микросхемы. Все остальные вентили заземлены.)

Испытания переключения на активную нагрузку

Условия испытаний для резистивных характеристик переключения показаны в табл.3. Полученные времена переключения с вышеуказанными ТТЛ и КМОП вентильми сведены в табл.4.

Табл.3. Условия переключения.

Примечание: величины R_l создавались из параллельных комбинаций 0.5 ваттных композиционных резисторов.

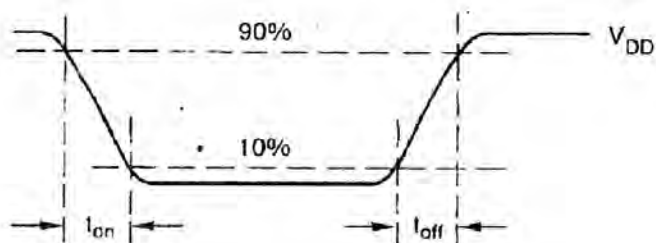
LOGIC LEVEL HEXFET	SWITCHING VOLTAGE (V)	SWITCHING CURRENT (A)	$R_{DS(ON)}$ (Ω)	R_L (Ω)
IRLZ14	30	8	0.24	3.25
IRLZ24	30	16	0.12	1.5
IRLZ34	30	24	0.06	1.2
IRLZ44	30	40	0.034	0.7
IRLZ514	50	5	0.60	9.5
IRLZ524	50	8	0.30	5.9
IRLZ524	50	12	0.18	4.0
IRLZ544	50	25	0.085	1.9

Табл.4. Характеристики работы МОП ПТ различных типов при управлении от ИС различных видов

Logic Family	Logic Level HEXFET, Resistive Load Switching (μs)															
	IRLZ14		IRLZ24		IRLZ34		IRLZ44		IRL514		IRL524		IRL534		IRL544	
Quad, Dual Input	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}
Nand Gate	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}	t_{on}	t_{off}
DM7400N STANDARD TTL	0.173	0.013	0.663	0.026	0.700	0.076	1.491	0.146	0.151	0.022	0.238	0.041	0.283	0.060	0.616	0.124
7400 F00PC HIGH SPEED TTL	0.124	0.008	0.490	0.013	0.429	0.068	0.883	0.146	0.104	0.004	0.159	0.034	0.176	0.059	0.372	0.134
DM7400S00N SCHOTTKY TTL	0.133	0.092	0.543	0.020	0.503	0.032	1.068	0.142	0.116	0.006	0.183	0.041	0.212	0.057	0.441	0.132
DM74LS00N LOW POWER SCHOTTKY TTL	0.174	0.038	0.778	0.093	0.706	0.146	1.438	0.342	0.155	0.040	0.240	0.062	0.267	0.090	0.567	0.199
DM74S00N ADVANCED SCHOTTKY TTL	0.128	0.008	0.587	0.013	0.448	0.023	0.896	0.149	0.111	0.005	0.161	0.027	0.176	0.058	0.336	0.130
74AC00PC ADVANCED CMOS	0.012	0.007	0.120	0.012	0.126	0.027	0.251	0.139	0.036	0.004	0.052	0.028	0.066	0.055	0.126	0.125
74ACT00PC TTL COMPATIBLE CMOS	0.012	0.006	0.121	0.011	0.125	0.018	0.233	0.127	0.033	0.004	0.052	0.027	0.060	0.055	0.120	0.122
MM74HC00N MICRO CMOS	0.066	0.039	0.179	0.091	0.227	0.147	0.508	0.328	0.058	0.044	0.092	0.068	0.111	0.098	0.232	0.213
MM74HCT004 TTL COMPATIBLE MICRO CMOS	0.066	0.030	0.179	0.080	0.227	0.123	0.504	0.269	0.058	0.035	0.092	0.061	0.111	0.088	0.232	0.186
DS0026 HIGH SPEED MOSFET DRIVER	0.052	0.005	0.016	0.005	0.014	0.007	0.032	0.016	0.021	0.004	0.036	0.004	0.036	0.005	0.029	0.009

t_{on} = Time in microseconds from 90% to 10% V_{DD}

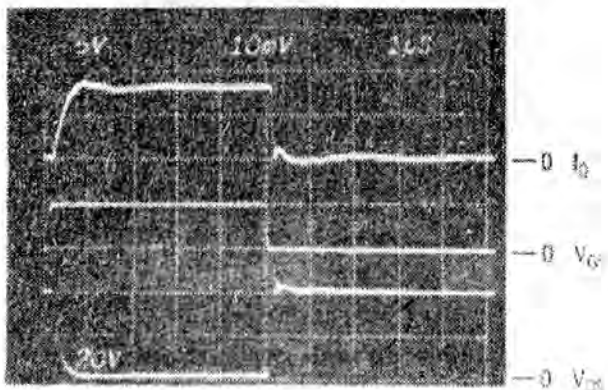
t_{off} = Time in microseconds from 10% to 90% V_{DD}



Осциллограммы напряжения управления МОП ПТ для ИС различных типов

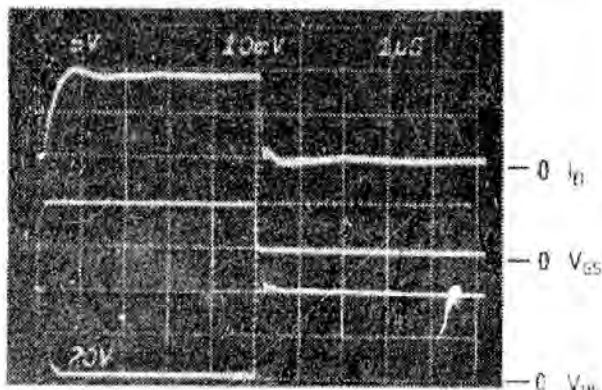
МОП ПТ IRLZ24: 60В, 0,1 Ом, N- канальный, в корпусе TO-220 запускался с помощью каждого из семейств логики, перечисленных в табл.4 ; сравнительные, времена переключения сфотографированы.

DM74C00N BIPOLAR TTL



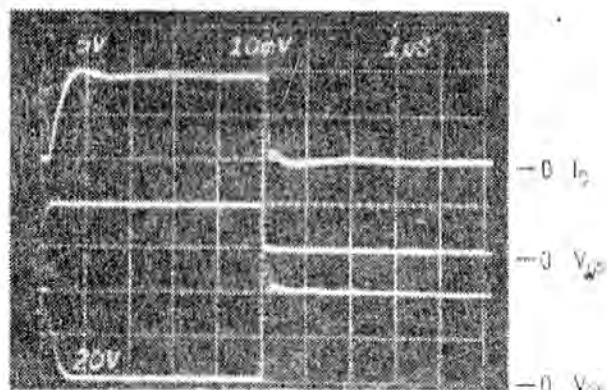
$I_D @ 10A/DIV (16A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

74F00PC HIGH SPEED TTL



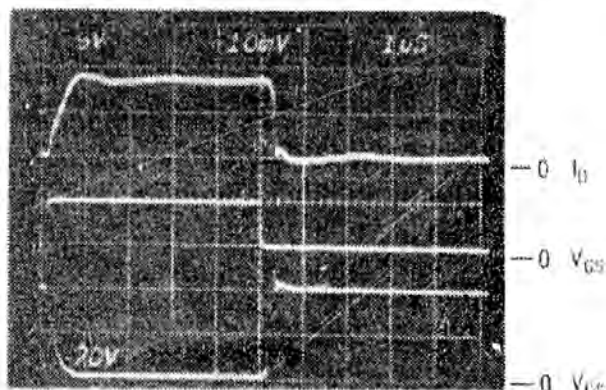
$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

DM74S00N SCHOTTKY TTL



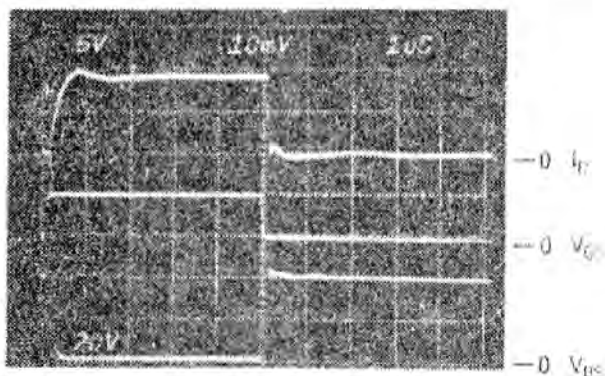
$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$

DM74LS00N LOW POWER SCHOTTKY TTL



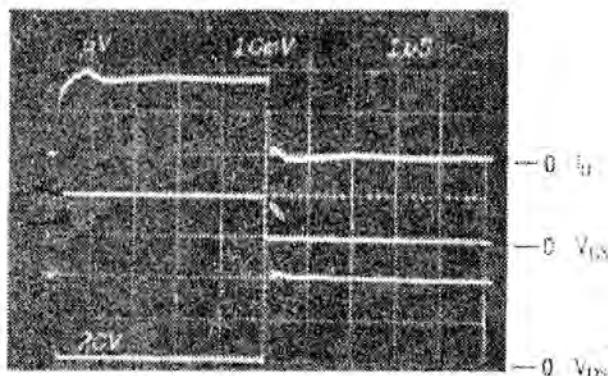
$I_D @ 10A/DIV (17A)$
 $V_{GS} @ 5V/DIV$

DM74AS00N ADVANCED SCHOTTKY TTL



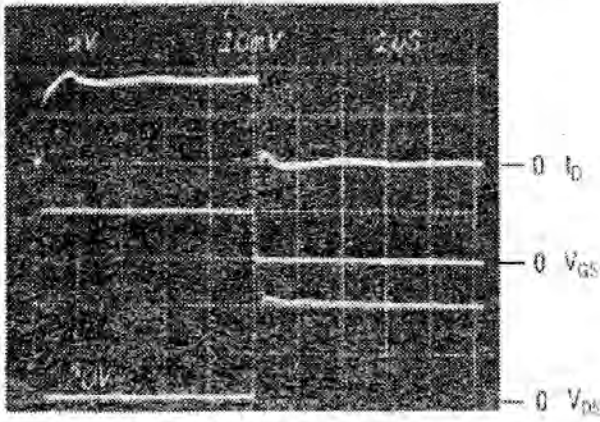
$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

74AA00PC ADVANCED CMOS



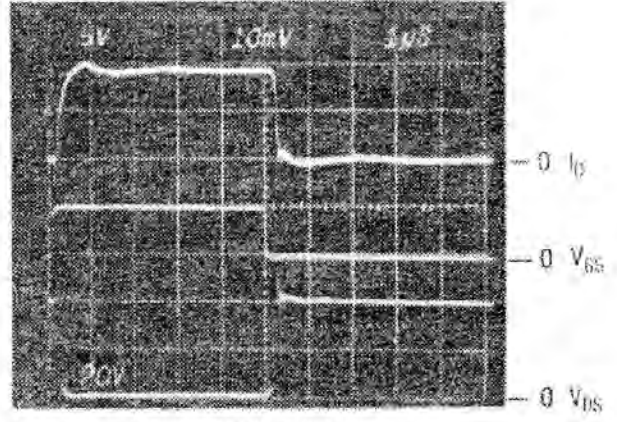
$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

74ACT00PC TTL COMPATIBLE CMOS



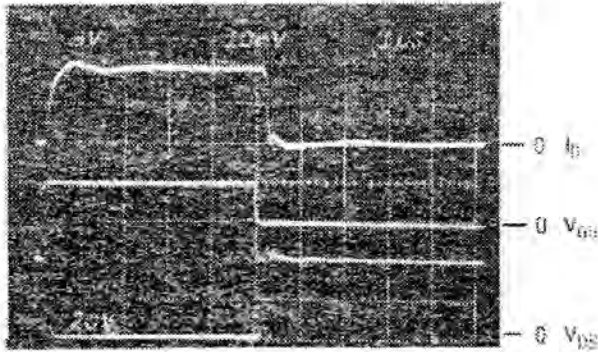
$I_D @ 10A/DIV (17A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

MM74HC00N MICRO CMOS



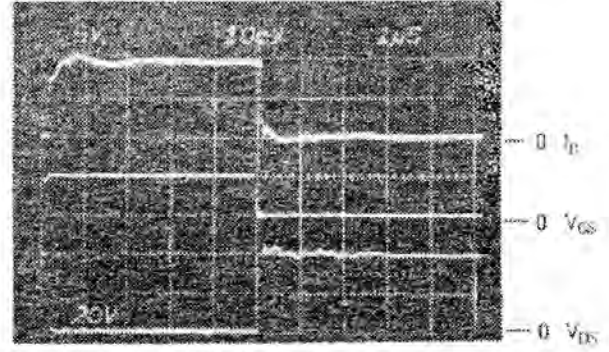
$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

MM74HCT00N TTL COMPATIBLE MICRO CMOS



$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$

DS0026CN BIPOLAR HIGH SPEED DRIVER



$I_D @ 10A/DIV (18A)$
 $V_{GS} @ 5V/DIV$
 $V_{DS} @ 20V/DIV (40V)$